

Patent Details:

Patent No Kind Lan Pg Main IPC Filing Notes

JP 2002231657 A 6 H01L-021/285

Abstract (Basic): JP 2002231657 A

NOVELTY - A platinum film is formed in the groove and on a substrate. The ratio of the film thickness (tb,ts) in bottom and sides of groove to the film thickness (to) on the substrate lies in the range of 0.7-1.0. The average roughness of film on the groove is 5-50Angstrom.

DETAILED DESCRIPTION - An INDEPENDENT CLAIM is included for platinum film forming method.

USE - For dielectric capacitors of semiconductor memory.

ADVANTAGE - The platinum film with excellent smoothness and favorable step coverage property is obtained.

DESCRIPTION OF DRAWING(S) - The figure shows a sectional view of the platinum film. (Drawing includes non-English language text).

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-231657

(P2002-231657A)

(43) 公開日 平成14年8月16日 (2002.8.16)

| (51) Int.Cl. ⁷ | 識別記号 | F I | テ-リ-ト* (参考) |
|-------------------------------------|-------|----------------|-------------------|
| H 0 1 L 21/285 | 3 0 1 | H 0 1 L 21/285 | 3 0 1 Z 4 K 0 2 9 |
| | | | C 4 K 0 3 0 |
| C 2 3 C 14/34 | | C 2 3 C 14/34 | N 4 M 1 0 4 |
| 16/18 | | 16/18 | 5 F 0 3 3 |
| H 0 1 L 21/3205 | | H 0 1 L 21/203 | S 5 F 1 0 3 |
| 審査請求 未請求 請求項の数 3 O L (全 6 頁) 最終頁に続く | | | |

(21) 出願番号 特願2001-29681(P2001-29681)

(22) 出願日 平成13年2月6日 (2001.2.6)

(71) 出願人 000006264

三菱マテリアル株式会社

東京都千代田区大手町1丁目5番1号

(72) 発明者 高山 佳典

埼玉県大宮市北袋町1丁目297番地 三菱
マテリアル株式会社総合研究所内

(72) 発明者 内田 寛人

埼玉県大宮市北袋町1丁目297番地 三菱
マテリアル株式会社総合研究所内

(74) 代理人 100085372

弁理士 須田 正義

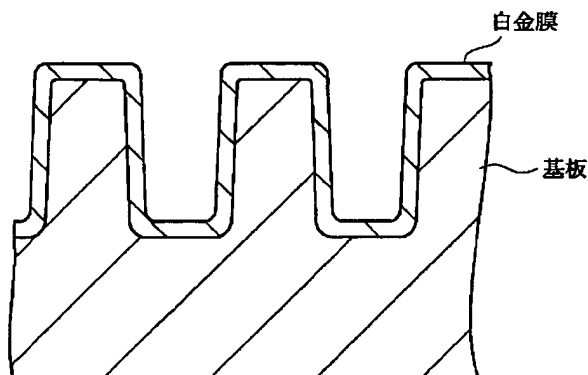
最終頁に続く

(54) 【発明の名称】 白金膜及びその製造方法

(57) 【要約】

【課題】 表面の平滑性を向上する。ステップカバレッジ性に優れる。

【解決手段】 半導体基板に形成された微細な溝又は穴に堆積された白金膜が、溝又は穴の周囲の膜厚を t_0 、溝又は穴の底部の膜厚を t_b 、溝又は穴の側部の膜厚を t_s とするとき、 $t_b/t_0 = 0.7 \sim 1.0$ 及び $t_s/t_0 = 0.7 \sim 1.0$ であって、溝周囲の中心線表面平均粗さが $5 \sim 50 \text{ \AA}$ である。この白金膜は金属白金をターゲット材にしてスパッタリングにより溝にシード膜を形成した後、シード膜上に有機金属化学蒸着法によりジメチル白金シクロオクタジエン等の有機白金化合物の蒸気の分解により製造する。



【特許請求の範囲】

【請求項1】 半導体基板に形成された微細な溝又は穴に堆積された白金膜において、

$$t_b/t_0 = 0.7 \sim 1.0 \quad \cdots (1)$$

$$t_s/t_0 = 0.7 \sim 1.0 \quad \cdots (2)$$

であって、前記溝又は穴の周囲の中心線表面平均粗さが5～50Åであることを特徴とする白金膜。

【請求項2】 半導体基板に形成された微細な溝又は穴に白金膜を堆積する白金膜の製造方法において、金属白金をターゲット材にしてスパッタリングにより前記溝にシード膜を形成した後、前記シード膜上に有機金属化学蒸着法により有機白金化合物の蒸気の分解により白金膜を形成することを特徴とする白金膜の製造方法。

【請求項3】 有機白金化合物がジメチル白金シクロオクタジエン、ジメチル白金ジメチルシクロオクタジエン、トリメチル（シクロペンタジエニル）白金(IV)、トリメチル（メチルシクロペンタジエニル）白金(IV)、トリメチル（ジメチルシクロペンタジエニル）白金(IV)又はトリメチル（エチルシクロペンタジエニル）白金(IV)である請求項2記載の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体基板に形成された微細な溝又は穴に堆積された白金膜及びその製造方法に関する。更に詳しくは、半導体メモリーデバイスの誘電体キャパシタ用電極、半導体基板のコンタクトや配線等として用いられ、カバレッジ性が良好で、かつ平滑性に優れた白金膜及びその製造方法に関するものである。

【0002】

【従来の技術】従来より、半導体基板の誘電体メモリー用の電極材料として用いられている白金膜は、真空蒸着法やスパッタリングなどの物理蒸着法（Physical Vapor Deposition、以下、PVD法という。）、熱分解による有機金属化学蒸着法（Metal Organic Chemical Vapor Deposition、以下、MOCVD法という。）、湿式のめっき法等により製造されている。

【0003】半導体基板において、形成された微細な溝又は穴に白金膜のような金属膜等を成膜するとき、溝又は穴の底部で膜の厚さと、溝又は穴の周囲の部分での膜の厚さの比率をステップカバレッジといい、図5に示すように、溝又は穴の周囲の膜厚を t_0 、溝又は穴の底部の膜厚を t_b 、溝又は穴の側部の膜厚を t_s とすると、

$$t_b/t_0 = 0.7 \sim 1.0 \quad \cdots (1)$$

$$t_s/t_0 = 0.7 \sim 1.0 \quad \cdots (2)$$

であって、溝又は穴周囲の中心線表面平均粗さが5～50Åであることを特徴とする白金膜である。請求項1に係る発明では、白金膜が式(1)で示されるボトムカバレッジ及び式(2)で示されるサイドカバレッジが上記数値範囲内で、かつ中心線表面平均粗さが5～50Åで

前記溝又は穴の周囲の膜厚を t_0 、前記溝又は穴の底部の膜厚を t_b 、前記溝又は穴の側部の膜厚を t_s とすると、

ボトムカバレッジ $=t_b/t_0$ 、サイドカバレッジ $=t_s/t_0$ と定義される。この値が1に近いほどカバレッジ性がよく、1より小さいほどカバレッジ性が悪い。絶縁膜に微細な穴を形成して金属膜を埋込むことにより、上部構造と下部構造の電氣的接続（コンタクト）をとることがよく行われている。この時カバレッジ性が悪いと、微細な穴に白金のような金属で埋込む際に巣（pore）ができてしまうため、コンタクトの信頼性に影響を及ぼす。膜の製造方法のうち、PVD法よりMOCVD法のほうが回り込みに優れるため、一般的にカバレッジ性はよい。

【0004】白金膜の製造方法の1つであるMOCVD法は、金属原料である有機金属化合物を減圧下で加熱して気化させ、その蒸気を成膜室に輸送して基板上で熱分解させることにより、生成した金属を基板上に付着させる方法である。このMOCVD法は、他の膜製造方法に比べて、カバレッジ性に優れているため、白金膜の製造方法として一般的に行われている。

【0005】

【発明が解決しようとする課題】しかし、上記MOCVD法を用いて製造された白金膜は、表面に凹凸が形成されてしまうため、表面の平滑性が低下する問題があった。また、半導体基板に形成された微細な溝又は穴に白金膜を形成する場合、溝又は穴の周囲に一樣な厚さの膜を形成できても、溝又は穴の側部や底部には膜を形成するための原料物質が到達できず、不足して膜厚が薄くなってしまうため、ステップカバレッジ性が安定しない不具合もあった。

【0006】本発明の目的は、表面の平滑性を向上した白金膜及びその製造方法を提供することにある。本発明の別の目的は、ステップカバレッジ性に優れた白金膜及びその製造方法を提供することにある。

【0007】

【課題を解決するための手段】請求項1に係る発明は、半導体基板に形成された微細な溝又は穴に堆積された白金膜において、溝又は穴の周囲の膜厚を t_0 、溝又は穴の底部の膜厚を t_b 、溝又は穴の側部の膜厚を t_s とすると、

あるので、ステップカバレッジ性に優れ、かつ表面の平滑性が向上する。

【0008】請求項2に係る発明は、半導体基板に形成された微細な溝又は穴に白金膜を堆積する白金膜の製造方法において、金属白金をターゲット材にしてスパッタ

リングにより溝にシード膜を形成した後、シード膜上にMOCVD法により有機白金化合物の蒸気の分解により白金膜を形成することを特徴とする白金膜の製造方法である。請求項2に係る発明では、半導体基板をMOCVD法により白金膜を形成する前にスパッタリングによりシード膜を形成することにより、均一でかつ平滑性に優れた白金膜が得られる。

【0009】請求項3に係る発明は、請求項2に係る発明であって、有機白金化合物がジメチル白金シクロオクタジエン（以下、 Me_2PtCOD という。）、ジメチル白金ジメチルシクロオクタジエン、トリメチル（シクロペンタジエニル）白金(IV)、トリメチル（メチルシクロペンタジエニル）白金(IV)、トリメチル（ジメチルシクロペンタジエニル）白金(IV)又はトリメチル（エチルシクロペンタジエニル）白金(IV)である製造方法である。

【0010】

【発明の実施の形態】次に本発明の実施の形態について説明する。本実施の形態では白金膜の製造は主に、スパッタリング工程とMOCVD工程の2工程に分けられる。まず、ドライエッチング等により表面に微細な溝又は穴を形成した半導体基板を用意し、この基板表面に形成された微細な溝又は穴に、金属白金をターゲット材にしてスパッタリングを行い、溝に厚さ3～10nmのシード膜を形成する。

【0011】図3に一般的なスパッタリング装置を示す。真空容器11はガス入口12及び真空排気口13を有し、この容器11内部には平行に平板構造の電極14、16が設けられる。電極14、16は容器外部で直流電源又は高周波電源17と繋がれて、接地される。陰極14はターゲット材18が設置可能になっており、陽極16は基板19が設置できるように基板ホルダも兼ねた構造となっている。まず、陰極14にターゲット材18である金属白金が、陽極16には基板19がそれぞれ設置される。真空容器11内を $1.0 \times 10^{-4} \sim 3.0 \times 10^{-4}$ Pa程度に保ち、真空容器内部の雰囲気 $10 \sim 50$ sccmとなるようにArガス21をガス入口12より導入する。次に、電極に直流又は高周波電界を加えると、容器内部に導入したArガス21内でグロー放電が発生してArイオン22が生ずる。このグロー放電により生じたArイオン22は陰極14の負電圧に引かれて加速され、陰極14の金属白金18を衝撃してこれをスパッタ蒸発させる。スパッタ蒸発した金属白金の原子23は陽極16に保持された基板19上に到達して白金膜が形成される。

【0012】蒸発した金属白金の原子の平均自由行程はターゲット-基板間の距離とほぼ等しいため、原料物質である金属白金の原子はArガス分子と何回か衝突しながら基板に入射する。そのため基板に斜めに、かついろいろな方向から入射する原子が多くなり、段部の被覆性

（ステップカバレッジ）が良好となる。また入射するイオンのエネルギーは約数 ~ 10 keVであり、スパッタリングされた原料の中性粒子の平均エネルギーが数十eVと大きく、基板、下地膜との密着性に優れる。

【0013】このスパッタリング工程では厚さ3～10nmのシード膜を基板表面に島状に形成する。スパッタリング時間は基板の種類、溝の形状、処理条件等により異なるが、30～120秒であり、30～60秒が好ましい。30秒未満であると、形成されるシード膜の膜厚が薄く、不均一となる。また、120秒を越えるとシード膜の膜厚が厚くなり過ぎ、後述するMOCVD工程での成膜に不具合を生じる。形成するシード膜の膜厚は3～10nmである。好ましくは3～5nmである。シード膜の膜厚が3nm未満であると、後述するMOCVD工程において、表面に凹凸が形成されてしまう、表面の平滑さが低下する等の不具合を生じる。またシード膜の膜厚が10nmを越えると前記溝又は穴の周囲の膜厚 t_0 が厚くなるため、後述するMOCVD工程で成膜されるCVD膜のステップカバレッジ性が低下するといった不具合を生じる。

【0014】次に、スパッタリングで基板表面に形成されたシード膜上にMOCVD法により有機白金化合物の蒸気の分解により白金膜を形成する。有機白金化合物としては Me_2PtCOD 、ジメチル白金ジメチルシクロオクタジエン、トリメチル（シクロペンタジエニル）白金(IV)、トリメチル（メチルシクロペンタジエニル）白金(IV)、トリメチル（ジメチルシクロペンタジエニル）白金(IV)、トリメチル（エチルシクロペンタジエニル）白金(IV)等が挙げられる。有機白金化合物を溶解する有機溶媒としては、テトラヒドロフラン（THF）、2-メチルテトラヒドロフラン等が挙げられる。

【0015】図4に示すように、MOCVD装置は、チャンバ30と蒸気発生装置31を備える。チャンバ30の内部にはヒータ32が設けられ、ヒータ32上には基板33が保持される。このチャンバ30の内部は圧力計34及びニードルバルブ36を備える配管37により真空引きされる。蒸気発生装置31は原料容器38を備え、この原料容器38は有機白金化合物を有機溶媒に溶解した液を貯蔵する。原料容器38にはガス流量調節装置39を介してキャリアガス導入管41が接続され、また原料容器38には供給管42が接続される。供給管42にはニードルバルブ43及び溶液流量調節装置44が設けられ、供給管42は気化室46に接続される。気化室46にはニードルバルブ51、ガス流量調節装置48を介してキャリアガス導入管49が接続される。気化室46は更に配管47によりチャンバ30に接続される。この装置では、キャリアガスがキャリアガス導入管41から原料容器38内に導入され、原料容器38に貯蔵されている原料溶液を供給管42により気化室46に搬送する。気化室46で気化されて蒸気となった有機白金化

合物は、更にキャリアガス導入管48から気化室46へ導入されたキャリアガスにより配管47を経てチャンバ30内に供給される。チャンバ30内において、原料有機白金化合物の蒸気を熱分解させ、これにより生成した白金を加熱された基板33上に堆積させて白金膜を形成する。

【0016】上記工程を行うことにより、厚さ10～200nmの白金膜が基板33上に形成される。得られた白金膜は $t_b/t_0=0.7\sim1.0$ 及び $t_s/t_0=0.7\sim1.0$ を満たし、かつ、溝又は穴の周囲の中心線表面平均粗さが5～50Åである。製造された白金膜のステップカバレッジは走査型電子顕微鏡(Scanning Electron Microscope、以下、SEMという。)により t_0 、 t_b 及び t_s の厚さをそれぞれ測定することにより求めることができる。溝又は穴の周囲の中心線表面平均粗さは、原子間力顕微鏡(Atomic Force Microscope: AFM)や走査型トンネル顕微鏡(Scanning Tunneling Microscope、以下、STMという。)等により溝又は穴の周囲の凹凸を測定することにより求めることができる。

【0017】この中心線表面平均粗さRaは、粗さ曲線からその中心線の方向に測定長さLの部分抜き取り、図6に示すように、この抜き取り部分の中心線をx軸、縦倍率の方向をy軸とし、粗さ曲線を $y=f(x)$ で表したとき、下記式(3)によって求められる数値をオンゲストローム(Å)で表したものである。

【0018】

【数1】

$$Ra = \frac{1}{L} \int_0^L |f(x)| dx \quad \dots (3)$$

【0019】中心線表面平均粗さRaは上記式(3)より明らかなように、抜き取り部分の中心線の下側に、表れる $f(x)$ の部分を中心線で折り返したときにできる図6の斜線の部分の面積を測定長さLで除した数値である。

【0020】

【実施例】次に本発明の実施例を説明する。

<実施例1>半導体基板としてトレンチ構造を有する熱酸化膜付SiO₂を用意した。またターゲット材には純度99.99%の純度の金属白金を用意した。まず、図3に示すスパッタリング装置の陽極にある基板ホルダにこの半導体基板を保持した。同様に、ターゲット材を陰極に設置した。基板温度は常温に保持した。次いで、真空容器の内部圧力を 2.8×10^{-4} Paに減圧し、Ar雰囲気ガスを30sccmとなるようにArガスをガス入口より導入した。次に、電極に電流を流して、真空容器内部にArイオンを生じさせて陰極の金属白金をスパッタ蒸発させた。このスパッタ蒸発させた金属白金の原子を陽極に保持した基板上に蒸着させ白金のシード膜を形成した。このときのプレスパッタ出力は800W、プレス

パッタ時間は30秒、スパッタ出力は800W、スパッタ時間は1秒である。続いて、有機白金化合物としてMe₂PtCODを用意した。このMe₂PtCODをTHF溶媒に溶解して濃度0.1MのMe₂PtCOD溶液を調製した。まず、スパッタリング装置によりシード膜を形成した半導体基板を図4に示すMOCVD装置のチャンバ内に導入した。また、濃度0.1MのMe₂PtCOD溶液を原料容器に貯蔵した。次いで、ヒータ温度を315～400℃に昇温して、基板の温度を240～315℃に保持した。また、チャンバ内圧力を532Pa未満に減圧した。次に、キャリアガスを流して原料容器に貯蔵した有機白金化合物を0.5ml/minの流量で100℃に設定した気化器に導入して有機白金化合物を気化させ、この蒸気をチャンバ内に導入した。キャリアガスとしてはチャンバ内にArガスを150～240sccmとなるように導入した。有機白金化合物の熱分解を促進させ、かつ白金膜中の残存炭素を除くため、更にチャンバ内にO₂ガスを10～100sccmとなるように導入した。これらのガスを導入し、チャンバ内の圧力が100～500Paとなるように圧力を調整した。チャンバ内に導入した有機白金化合物を熱分解し、この熱分解により得られた白金を基板上に堆積させて白金膜を製造した。

【0021】<比較例1>スパッタリングによりシード膜を形成しない以外は実施例1と同一の半導体基板を用意し、同様の条件で半導体基板に白金膜を形成した。

<比較評価>実施例1及び比較例1の白金膜が形成された半導体基板をSEM及びSTMにより測定した。実施例1及び比較例1の模式部分断面図を図1及び図2にそれぞれ示す。図1及び図2より実施例1及び比較例1のステップカバレッジと溝周囲の中心線表面平均粗さをそれぞれ求めた。実施例1は $t_b/t_0=1.0$ 、 $t_s/t_0=0.9$ 、溝周囲の中心線表面平均粗さ30Åであった。また比較例1は $t_b/t_0=0.8$ 、 $t_s/t_0=0.7$ 、溝周囲の中心線表面平均粗さは100Åであった。

【0022】図2より明らかなように、比較例1では基板表面に形成された白金膜表面の形状は凹凸になっており、溝周囲の中心線表面平均粗さも大きい。また、凹凸を有するため、表面モフォロジーも悪い。これに対して実施例1の白金膜は、図1より明らかなように、半導体基板の溝に沿って白金膜が形成されており、溝周囲の中心線表面平均粗さが小さいため膜の平滑性が高く、ステップカバレッジ性も優れることが判る。

【0023】

【発明の効果】以上述べたように、本発明によれば、金属白金をターゲット材にしてスパッタリングにより半導体基板に形成された微細な溝又は穴にシード膜を形成し、このシード膜上に有機金属化学蒸着法により有機白金化合物の蒸気の分解により白金膜を形成するため、スパッタリングにより形成されたシード膜が種となって膜

形成を促進するため、均一に白金膜が形成される。その結果、表面の平滑性が向上し、ステップカバレッジ性に優れる。

【図面の簡単な説明】

【図1】実施例1の半導体基板の溝に成膜した白金膜の模式部分断面図。

【図2】比較例1の半導体基板の溝に成膜した白金膜の

模式部分断面図。

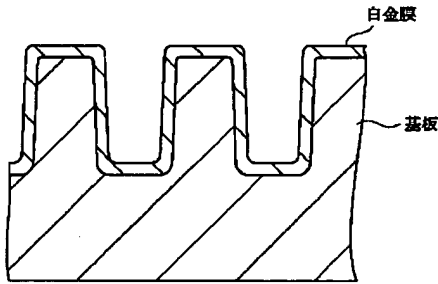
【図3】スパッタリング装置の概略図。

【図4】MOCVD装置の概略図。

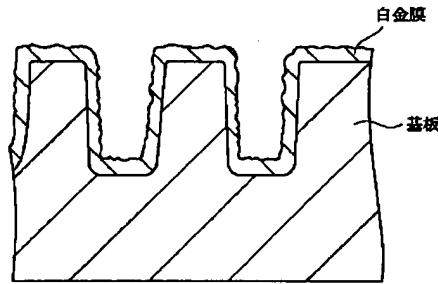
【図5】基板の溝に膜を形成した際のステップカバレッジの説明図。

【図6】表面粗さの粗さ曲線と中心線表面平均粗さ R_a を示す図。

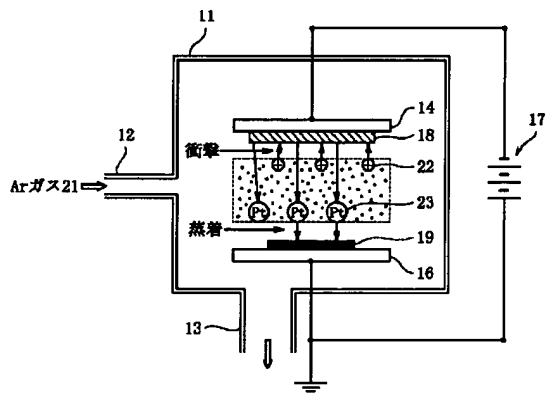
【図1】



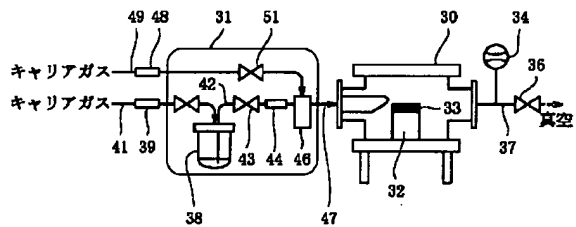
【図2】



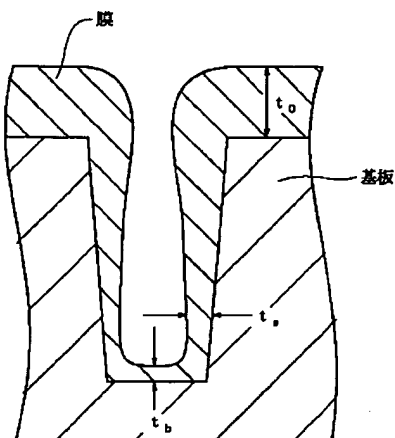
【図3】



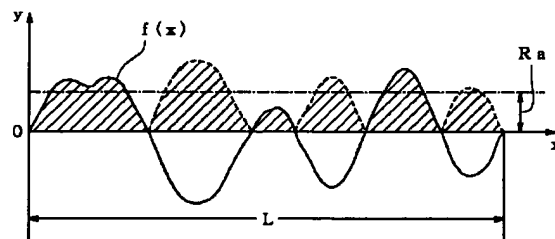
【図4】



【図5】



【図6】



フロントページの続き

(51)Int.Cl.⁷

識別記号

F I

キーワード(参考)

// H 0 1 L 21/203

H 0 1 L 21/88

M

(72)発明者 小木 勝実

埼玉県大宮市北袋町1丁目297番地 三菱
マテリアル株式会社総合研究所内

Fターム(参考) 4K029 AA06 BA13 BD01 CA05 DC03

4K030 AA11 AA14 AA16 BA01 BB13

CA04 FA10 HA04 LA15

4M104 BB06 DD08 DD37 DD43 EE14

HH13 HH20

5F033 HH07 MM12 PP02 PP11 PP15

PP33 QQ09 WW00 XX00 XX02

5F103 AA08 DD28 HH03 LL14 RR06

RR10